Санкт-Петербургский политехнический университет Петра Великого

Институт компьютерных наук и технологий

Кафедра компьютерных систем и программных технологий

**Отчет по лабораторной работе №11\_3**

**Курс: «Проектирование реконфигурируемых гибридных**

**вычислительных систем»**

**Тема: « Задержка (Latency) »**

Выполнил студент гр. 3540901/81501 Селиверстов C.А.

(подпись)

Руководитель Антонов А.П.

(подпись)

“\_\_\_” \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_2019 г.

Санкт – Петербург

2019

ОГЛАВЛЕНИЕ

[1. Задание 3](#_Toc28006731)

[2. Исходный код 6](#_Toc28006732)

[3. Моделирование 9](#_Toc28006733)

[4. Исследование 10](#_Toc28006734)

[4.1. Решение 1а 10](#_Toc28006735)

[4.1.2.Синтез решения 1а 10](#_Toc28006736)

[4.2. Решение 2а 13](#_Toc28006737)

[4.2.2.Синтез решения 2а 14](#_Toc28006738)

[4.3. Решение 3а 16](#_Toc28006739)

[4.3.2.Синтез решения 3а 16](#_Toc28006740)

[4.4. Решение 4а 18](#_Toc28006741)

[4.4.2.Синтез решения 4а 19](#_Toc28006742)

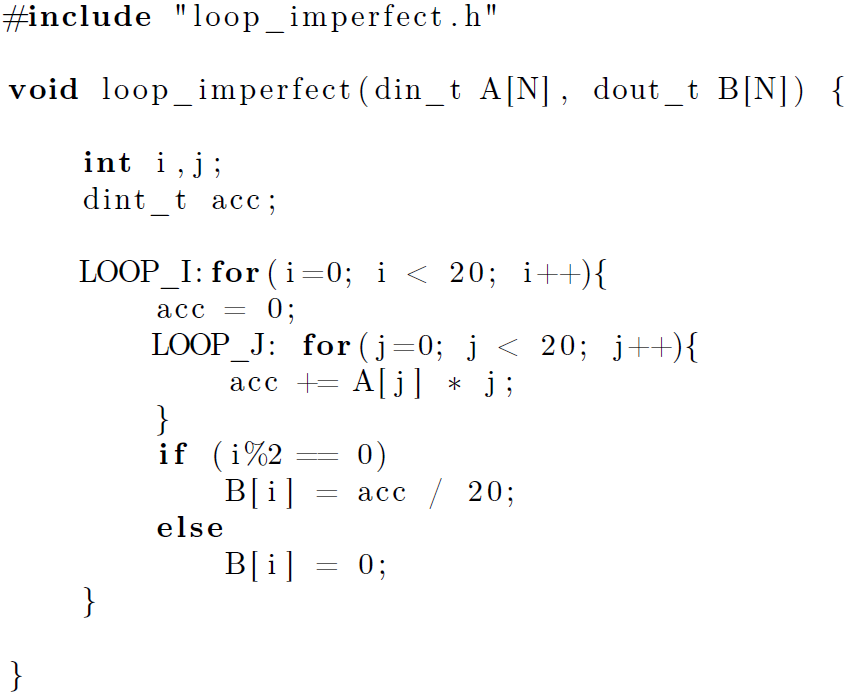
[9. Вывод 21](#_Toc28006743)

# Задание

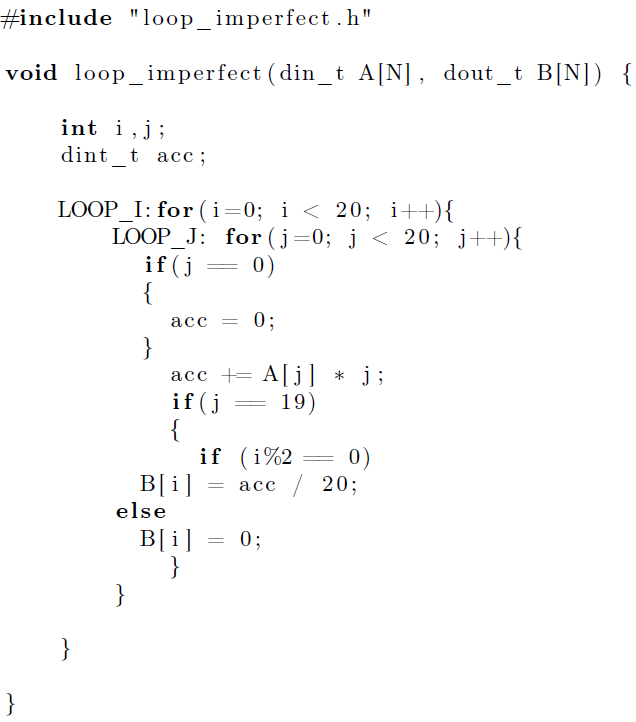
* Создать проект lab11\_3
* Микросхема: xa7a12tcsg325-1q
* Познакомиться с исходным кодом функции loop\_imperfect.c
* Познакомиться с исходным кодом теста loop\_imperfect\_test.c для проверки функции. Осуществить моделирование (с выводом результатов в консоль)
* Исследование:
* Solution\_1а
  + задать: clock period 10; clock\_uncertainty 0.1
  + установить реализацию ПО УМОЛЧАНИЮ
  + осуществить синтез для:
    - привести в отчете:
      * performance estimates=>summary (timing, latency)
      * utilization estimates=>summary
      * performance Profile
      * Resource profile
      * scheduler viewer (выполнить Zoom to Fit)
        + На скриншоте показать Latency
        + На скриншоте показать Initiation Interval
      * resource viewer (выполнить Zoom to Fit)
        + На скриншоте показать Latency
        + На скриншоте показать Initiation Interval
  + Выполнить cosimulation и привести временную диаграмму
* Solution\_2а
  + задать: clock period 10; clock\_uncertainty 0.1
  + преобразовать функцию из формы Unperfect в форму Perfect
  + установить реализацию ПО УМОЛЧАНИЮ
  + осуществить синтез
    - привести в отчете:
      * performance estimates=>summary (timing, latency)
      * utilization estimates=>summary
      * performance Profile
      * Resource profile
      * scheduler viewer (выполнить Zoom to Fit)
        + На скриншоте показать Latency
        + На скриншоте показать Initiation Interval
      * resource viewer (выполнить Zoom to Fit)
        + На скриншоте показать Latency
        + На скриншоте показать Initiation Interval
  + Выполнить cosimulation и привести временную диаграмму
* Сравнить два решения (solution\_1a и solution\_2a) и сделать выводы; объяснить (посчитать) число циклов Latency, II…
* Solution\_3а
  + задать: clock period 10; clock\_uncertainty 0.1
  + использовать функцию преобразованную в форму Perfect
  + установить реализацию Flattend для внутреннего цикла
  + осуществить синтез
    - привести в отчете:
      * performance estimates=>summary (timing, latency)
      * utilization estimates=>summary
      * performance Profile
      * Resource profile
      * scheduler viewer (выполнить Zoom to Fit)
        + На скриншоте показать Latency
        + На скриншоте показать Initiation Interval
      * resource viewer (выполнить Zoom to Fit)
        + На скриншоте показать Latency
        + На скриншоте показать Initiation Interval
  + Выполнить cosimulation и привести временную диаграмму (интерес представляет количество и тип портов)
* Сравнить два решения (solution\_2a и solution\_3a) и сделать выводы; объяснить (посчитать) число циклов Latency, II…
* Solution\_4а
  + задать: clock period 10; clock\_uncertainty 0.1
  + использовать функцию, преобразованную в форму Perfect
  + установить реализацию UNROLLED для внутреннего цикла
  + осуществить синтез
    - привести в отчете:
      * performance estimates=>summary (timing, latency)
      * utilization estimates=>summary
      * performance Profile
      * Resource profile
      * scheduler viewer (выполнить Zoom to Fit)
        + На скриншоте показать Latency
        + На скриншоте показать Initiation Interval
      * resource viewer (выполнить Zoom to Fit)
        + На скриншоте показать Latency
        + На скриншоте показать Initiation Interval
  + Выполнить cosimulation и привести временную диаграмму (интерес представляет количество и тип портов)
* Сравнить два решения (solution\_3a и solution\_4a) и сделать выводы; объяснить (посчитать) число циклов Latency, II…

# Исходный код

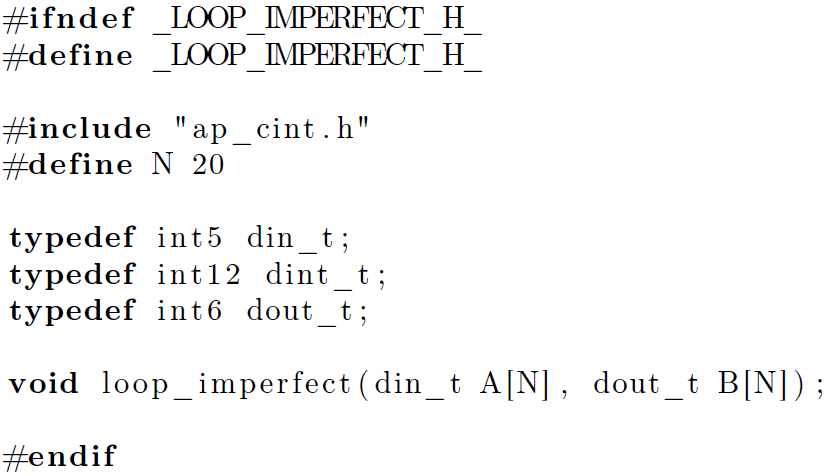
Зададим следующий код устройства:



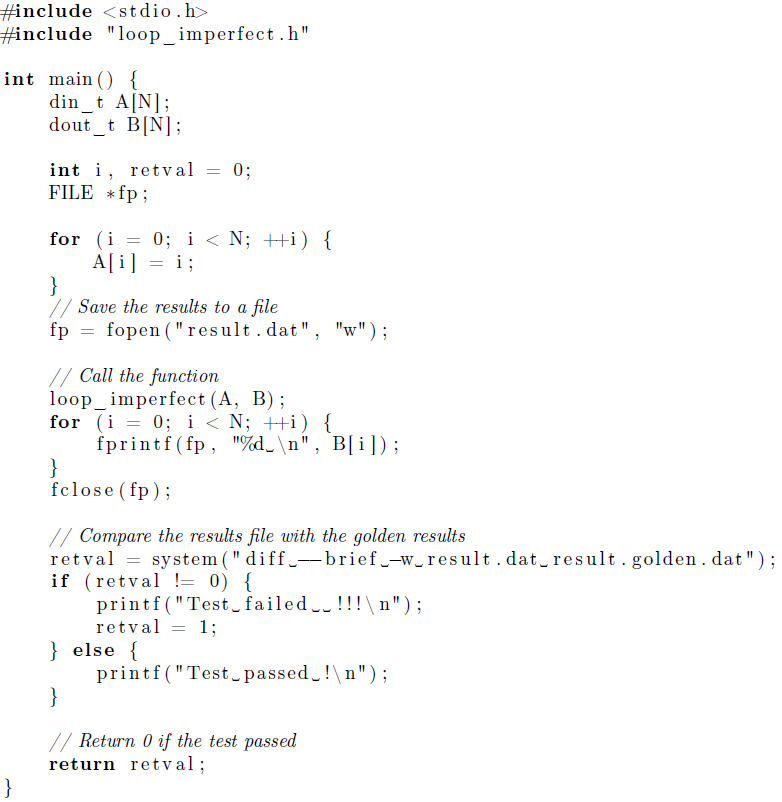
Код устройства в форме PERFECT имеет вид



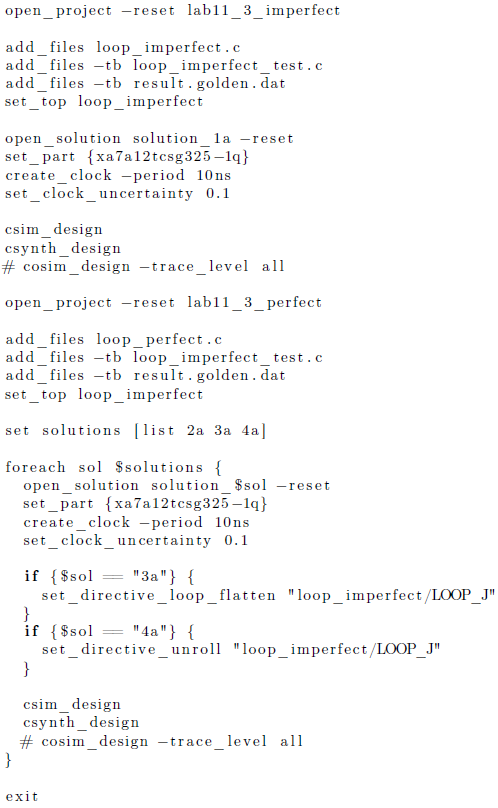
Заголовочный файл определим как:



Исходный код теста имеет вид:

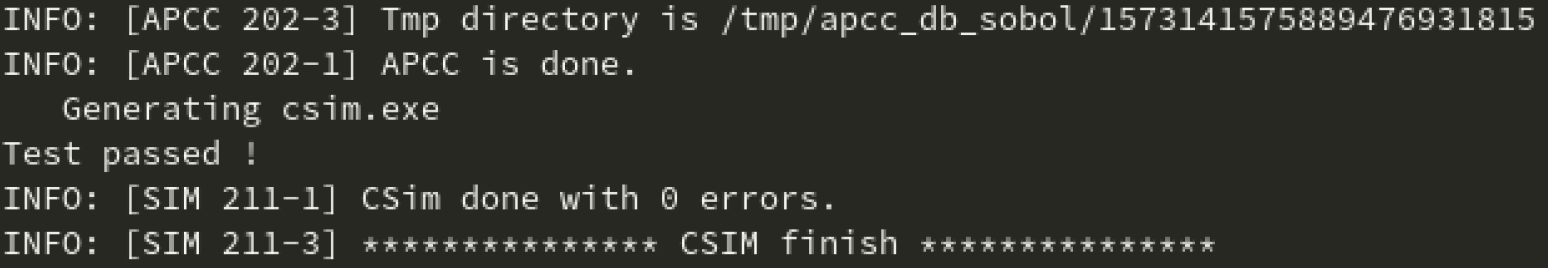


Скрипт для запуска программы с консоли имеет вид:



# Моделирование

Результаты моделирования, подтверждающие корректность работы устройства, имеют вид:



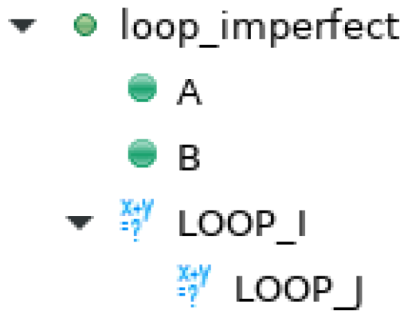
# Исследование

# Решение 1а

В соответствие с планом лабораторной работы устанавливаем:

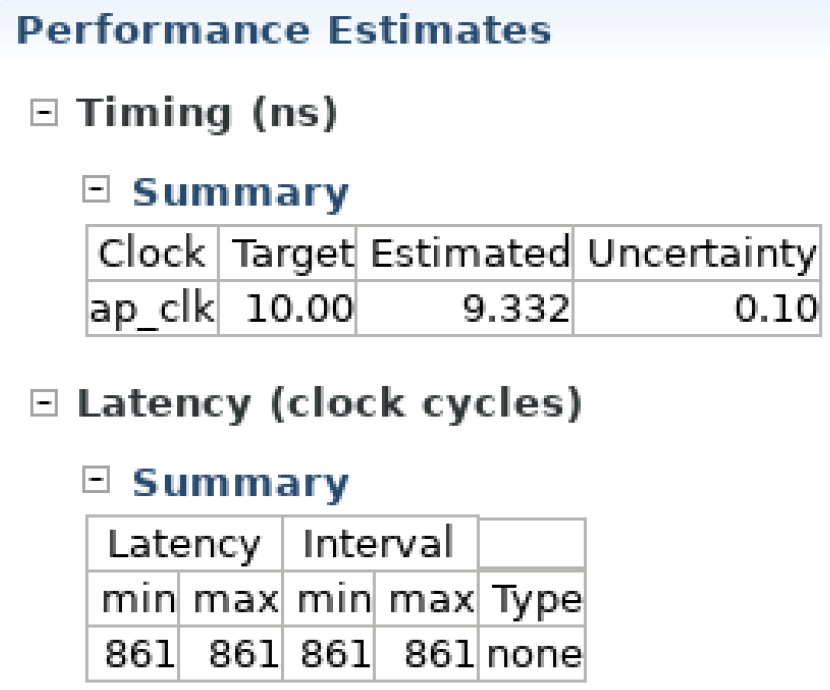
* clock period = 10;
* clock uncertainty = 0.1;
* реализация ПО УМОЛЧАНИЮ

Директивы данного решения имеют вид:



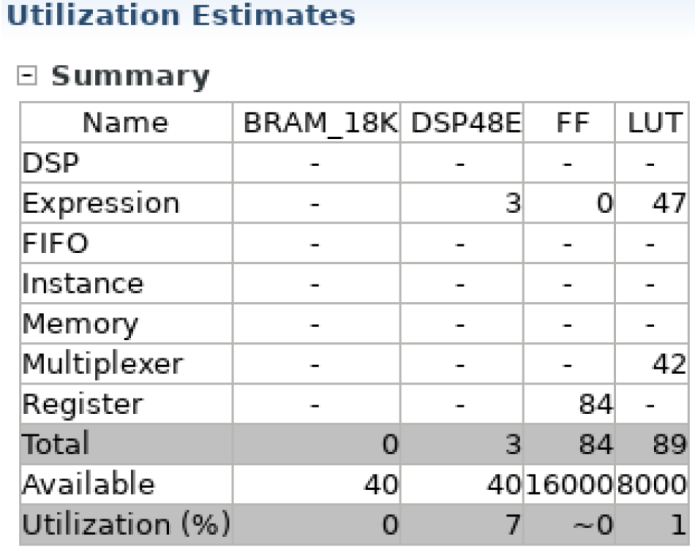
# 4.1.2.Синтез решения 1а

Результаты оценки производительности имеют вид:

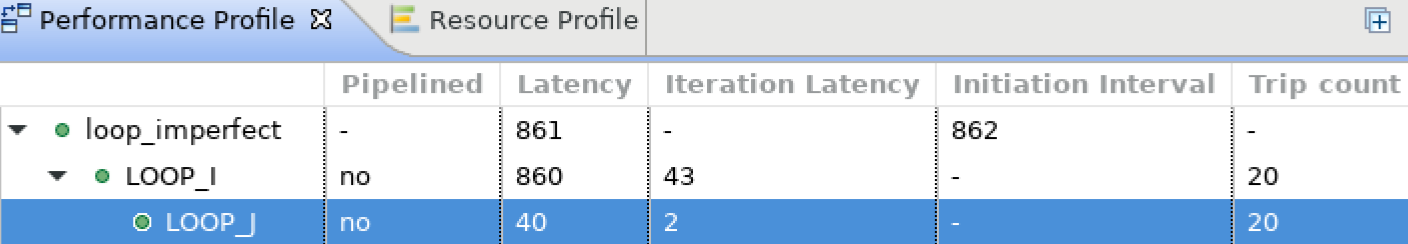


По данным результатам синтеза можно сделать вывод, что оценка производительности видно устройства соответствует заданным критериям.

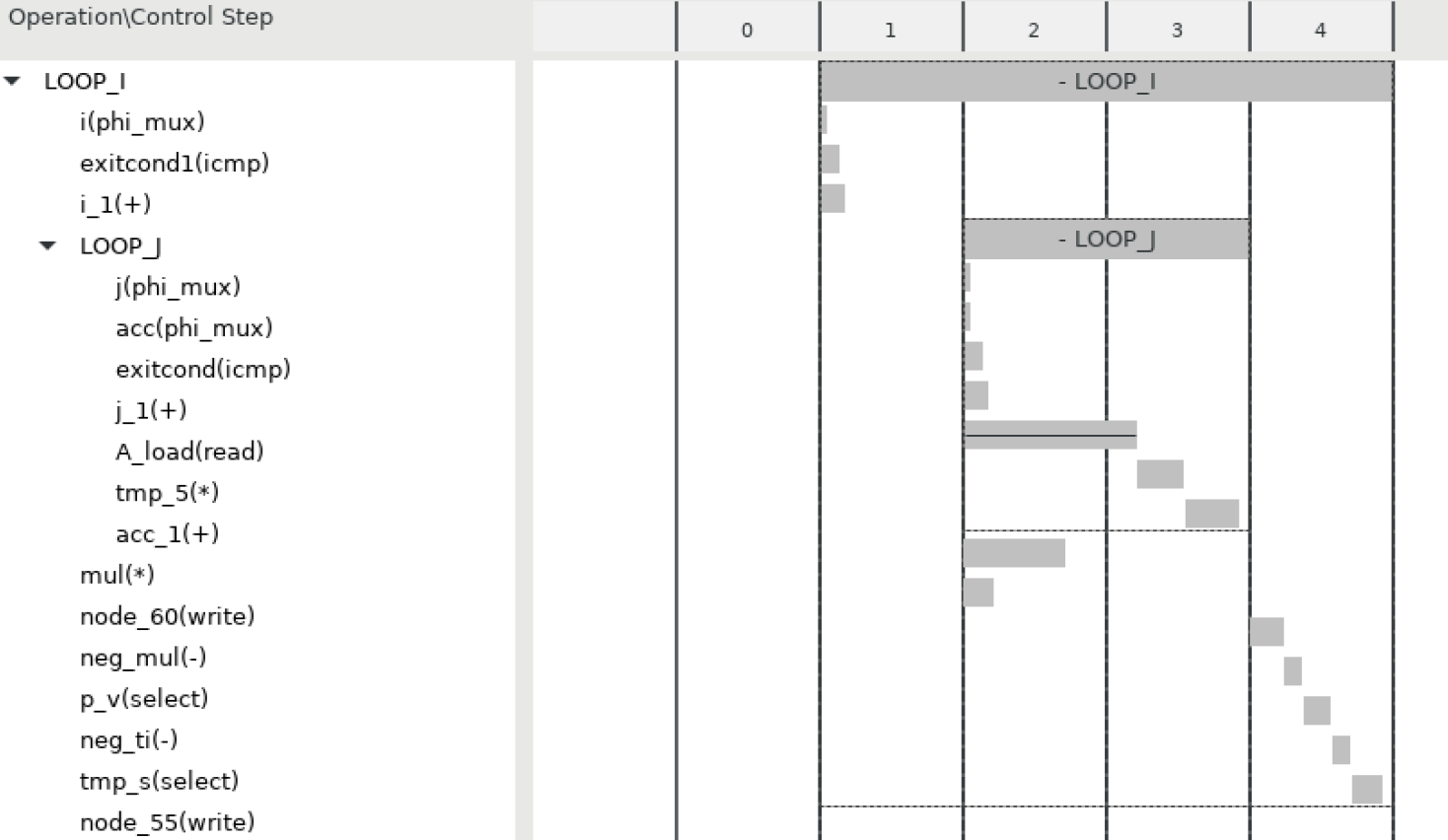
Оценка использования имеет вид:



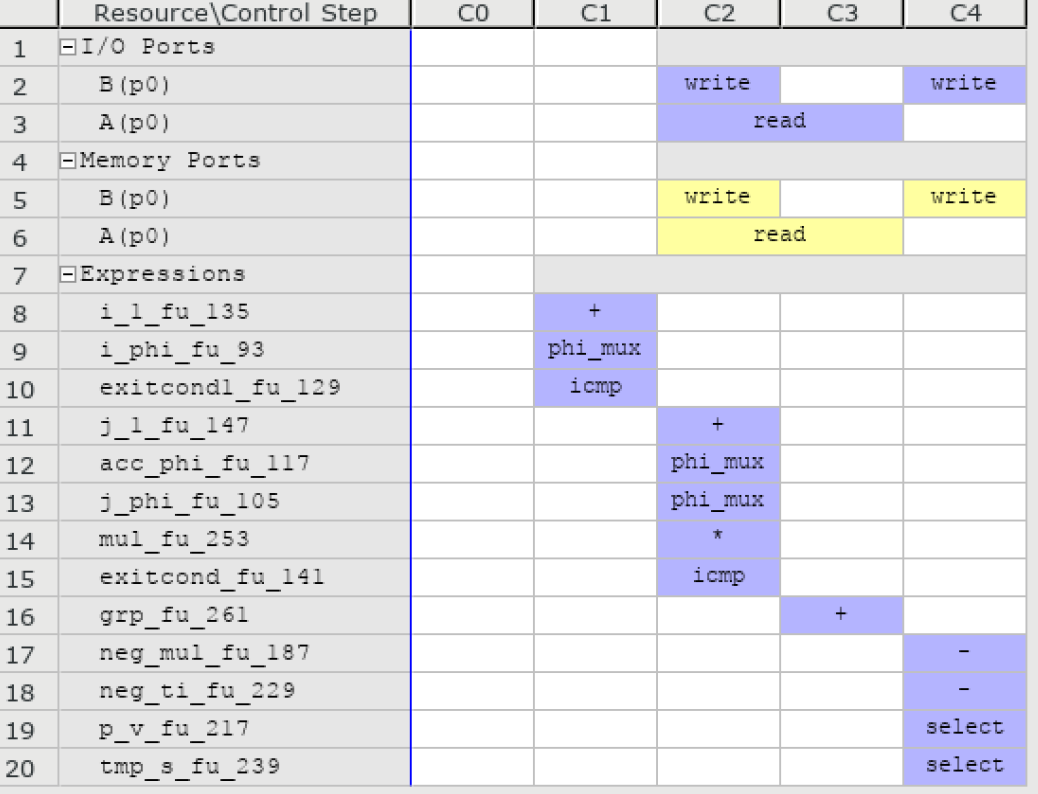
Профиль производительности имеет вид:



Данные планировщика просмотра имеет вид:



Данные обзора ресурсов имеет вид:



Задержка (внутреннего цикла Loop j) = = 20\*2=40 тактов.

Для внешнего цикла значение задержка составляет: LatencyI = LatencyJ + 1 (общий подготовительный такт) + 1(подготовительный такт для цикла J) + 1 (завершающий такт) = 40 + 1 + 1 + 1 = 43 такта.

С учетом того, что число итераций 20, то

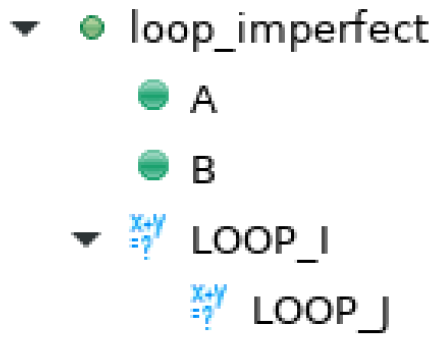
Latency = 20\*LatencyI + 1(подготовительный такт) = 861

# Решение 2а

В соответствие с планом лабораторной работы устанавливаем:

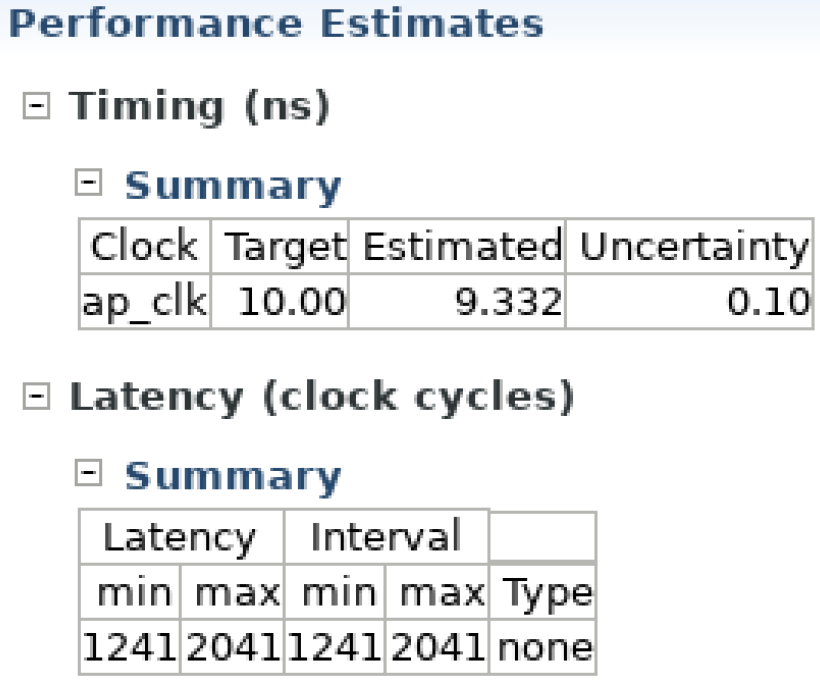
* + - clock period 10;
      * + clock\_uncertainty 0.1
        + преобразовать функцию из формы Unperfect в форму Perfect
        + установить реализацию ПО УМОЛЧАНИЮ

Директивы данного решения имеют вид:

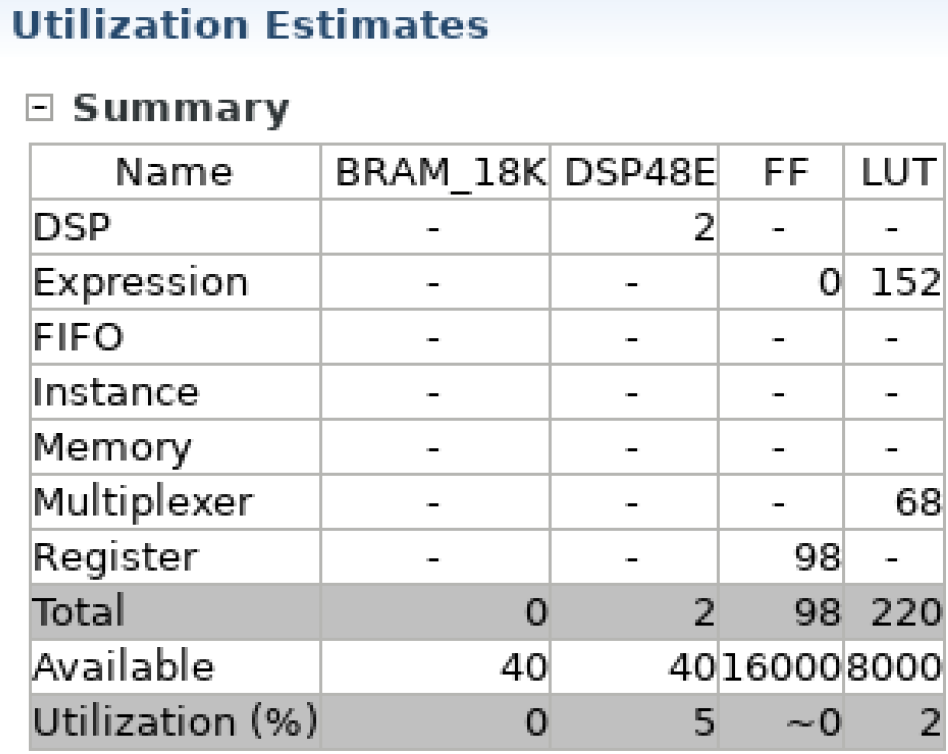


# 4.2.2.Синтез решения 2а

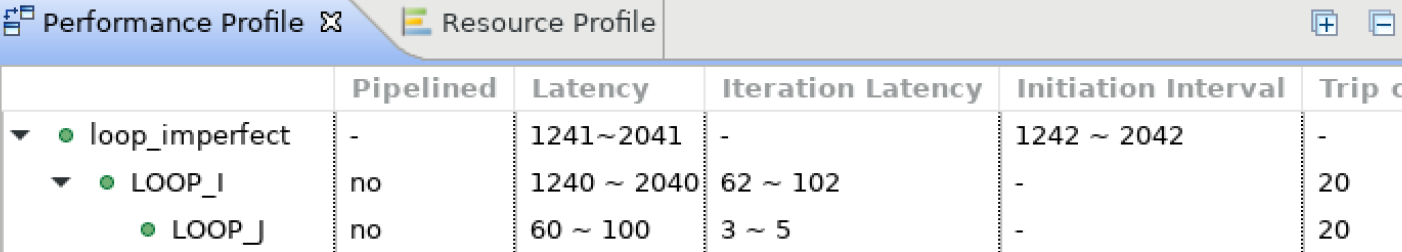
Результаты оценки производительности имеют вид:



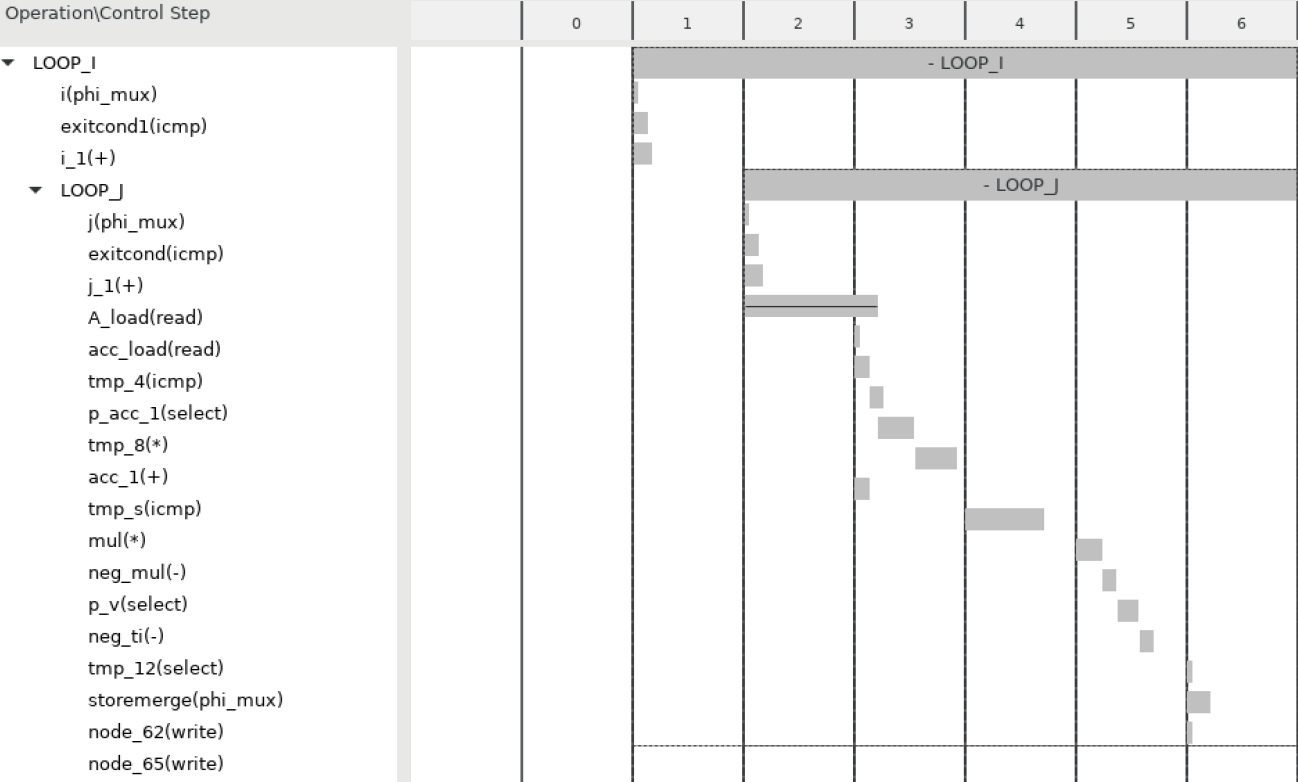
Оценка использования имеет вид:



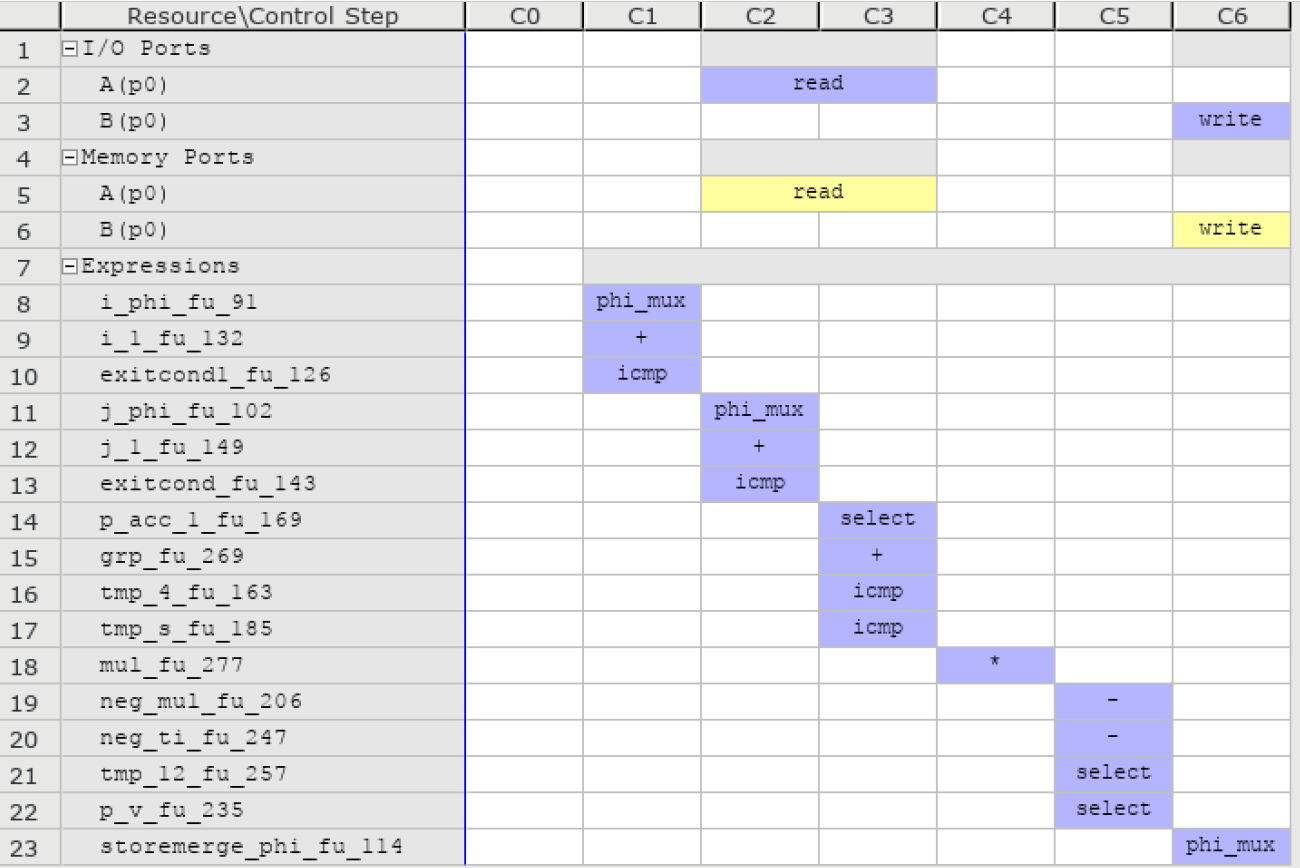
Профиль производительности имеет вид:



Данные планировщика просмотра имеет вид:



Данные обзора ресурсов имеет вид:



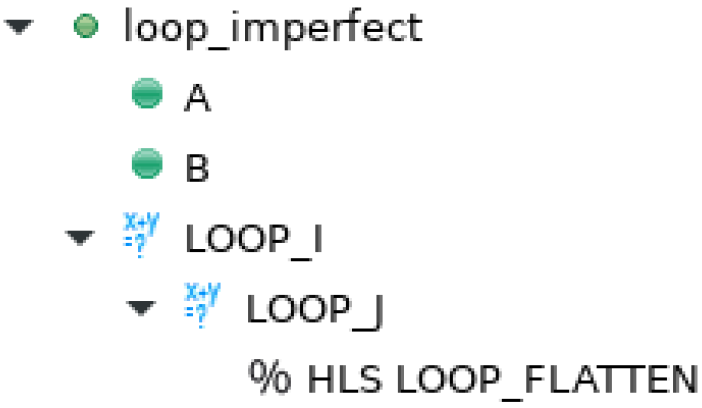
После преобразования в форму PERFECT, производительность ухудшилась по сравнению с Решением 1а.

# Решение 3а

В соответствие с планом лабораторной работы устанавливаем:

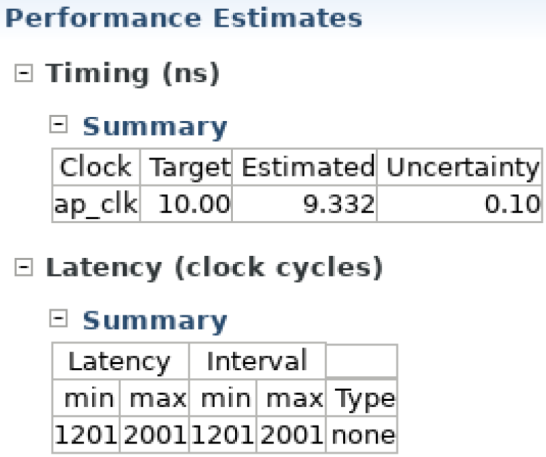
* + - * + clock period 10;
        + clock uncertainty 0.1
        + использовать функцию, преобразованную в форму Perfect
        + установить реализацию Flattend для внутреннего цикла

Директивы данного решения имеют вид:

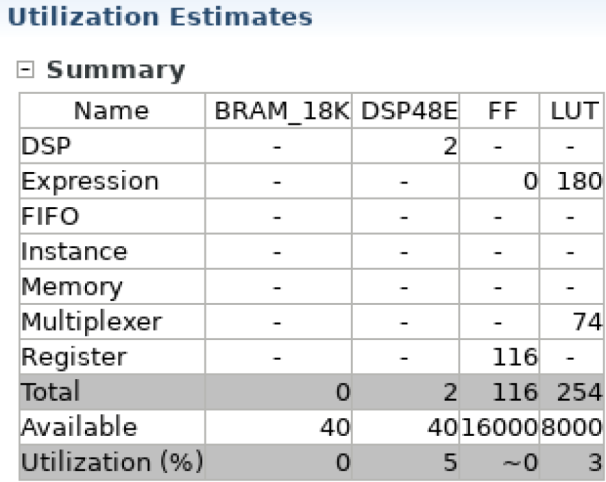


# 4.3.2.Синтез решения 3а

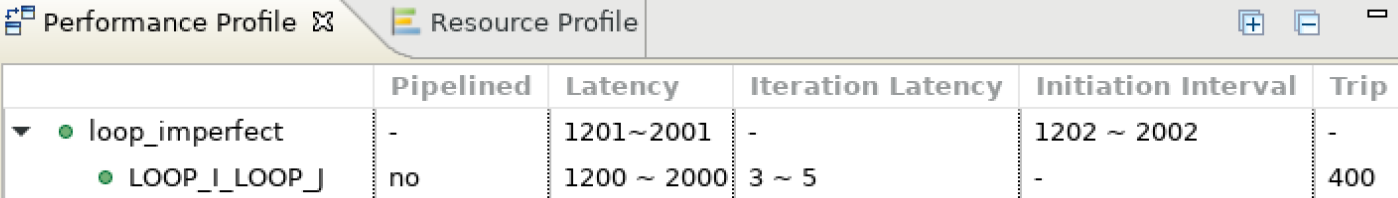
Результаты оценки производительности имеют вид:



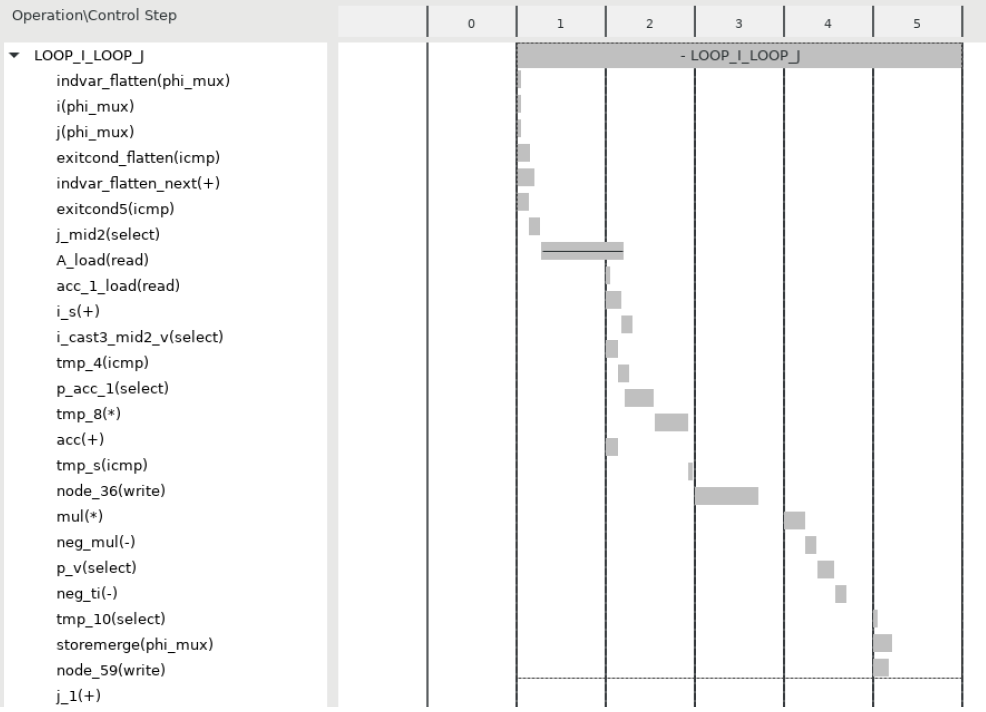
Оценка использования имеет вид:



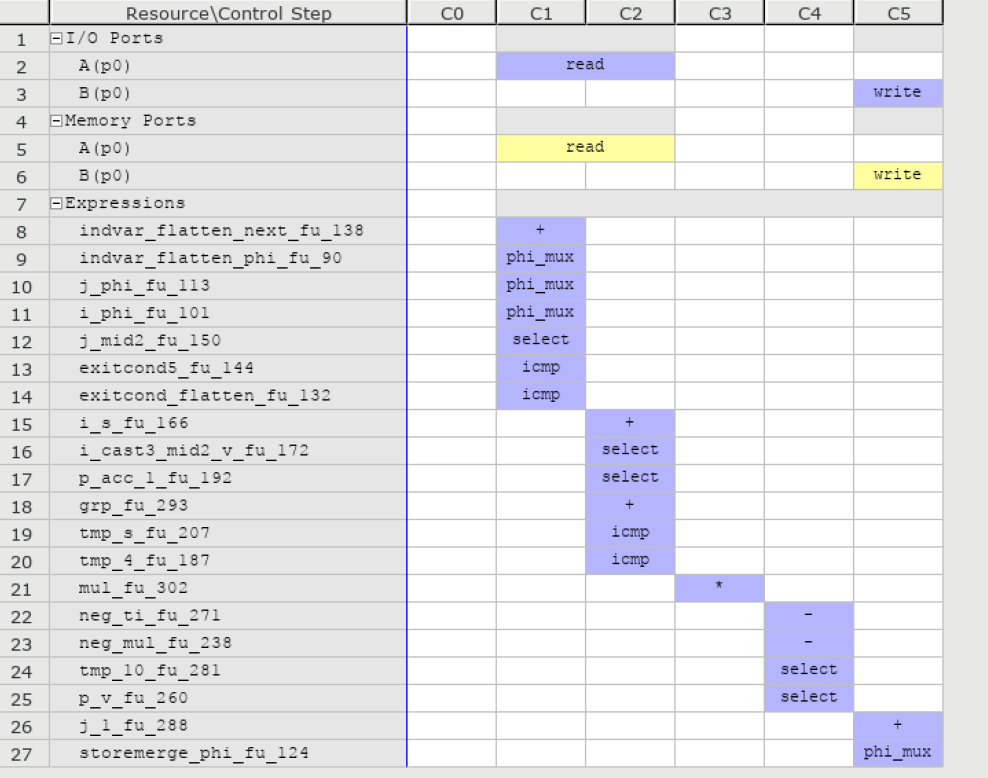
Профиль производительности имеет вид:



Данные планировщика просмотра имеет вид:



Данные обзора ресурсов имеет вид:



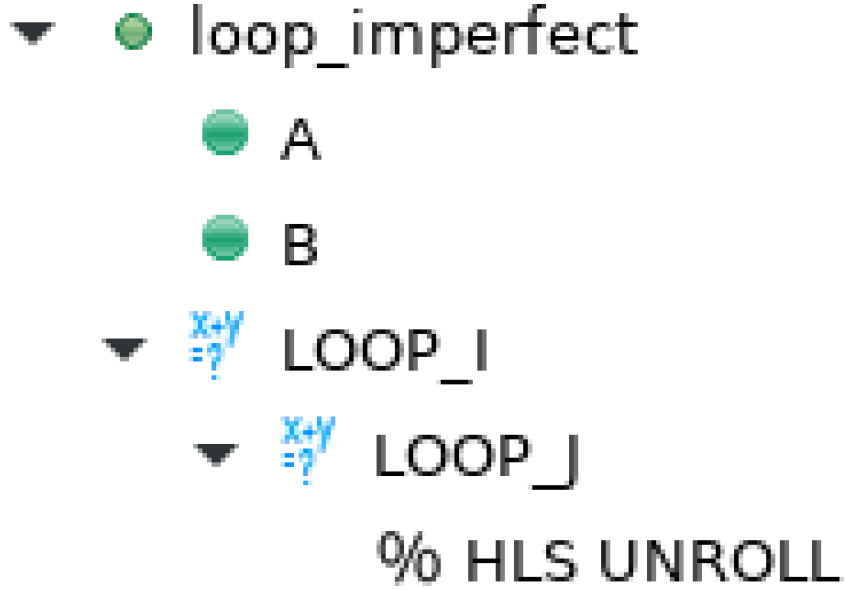
По результатам синтеза можно сделать вывод, что два вложенных цикла преобразовались в один, число итераций 400, вместе с тем длительность одной итерации составляет от 3 до 5 тактов, таким образом, данное решение менее производительнее, чем Решение 1а

# Решение 4а

В соответствие с планом лабораторной работы устанавливаем:

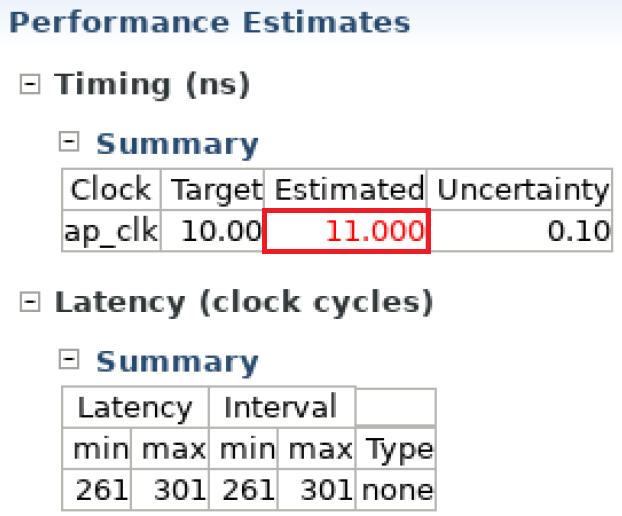
* + clock period 10;
  + clock\_uncertainty 0.1
  + использовать функцию, преобразованную в форму Perfect
  + установить реализацию UNROLLED для внутреннего цикла

Директивы данного решения имеют вид:



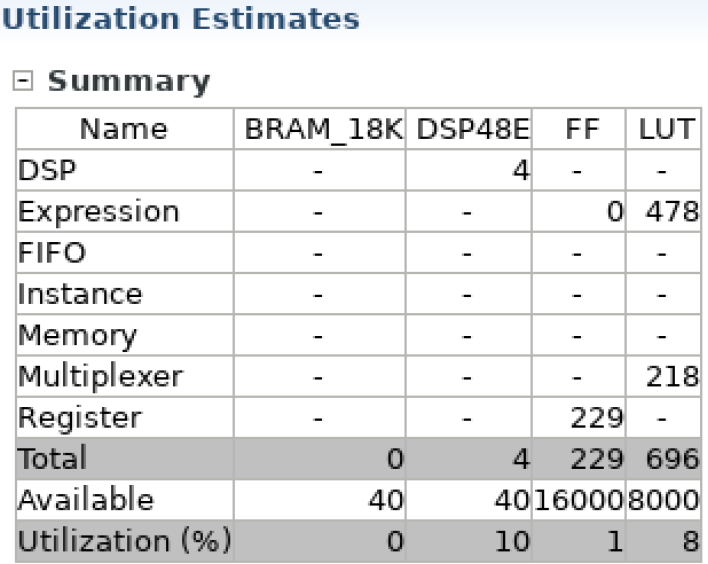
# 4.4.2.Синтез решения 4а

Результаты оценки производительности имеют вид:

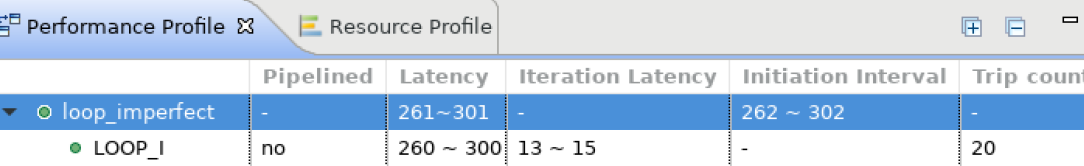


По оценке производительности видно, что устройство соответствует НЕ заданным критериям.

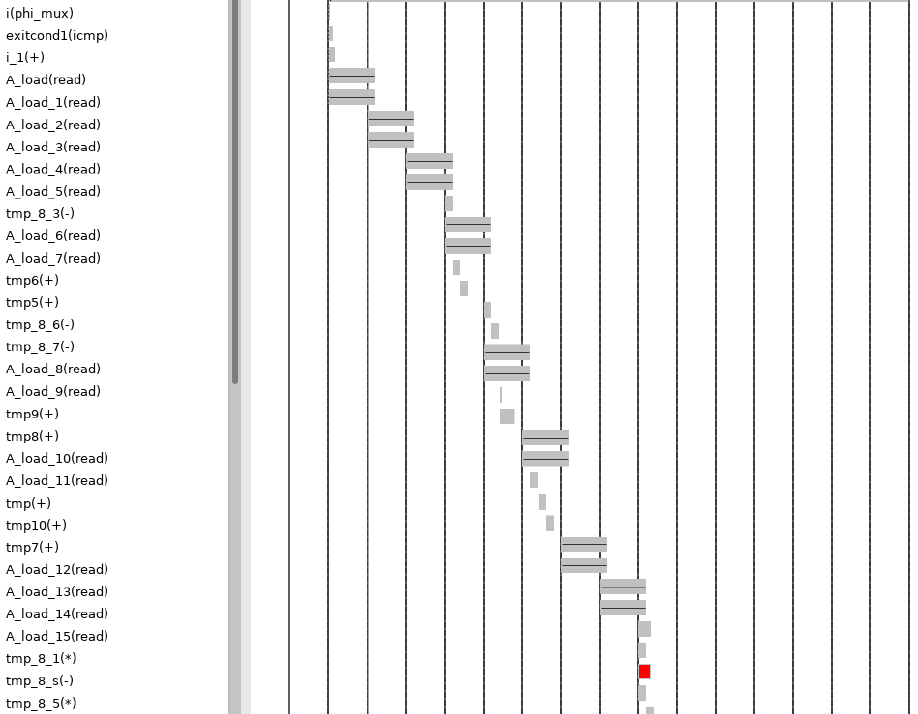
Оценка использования имеет вид:



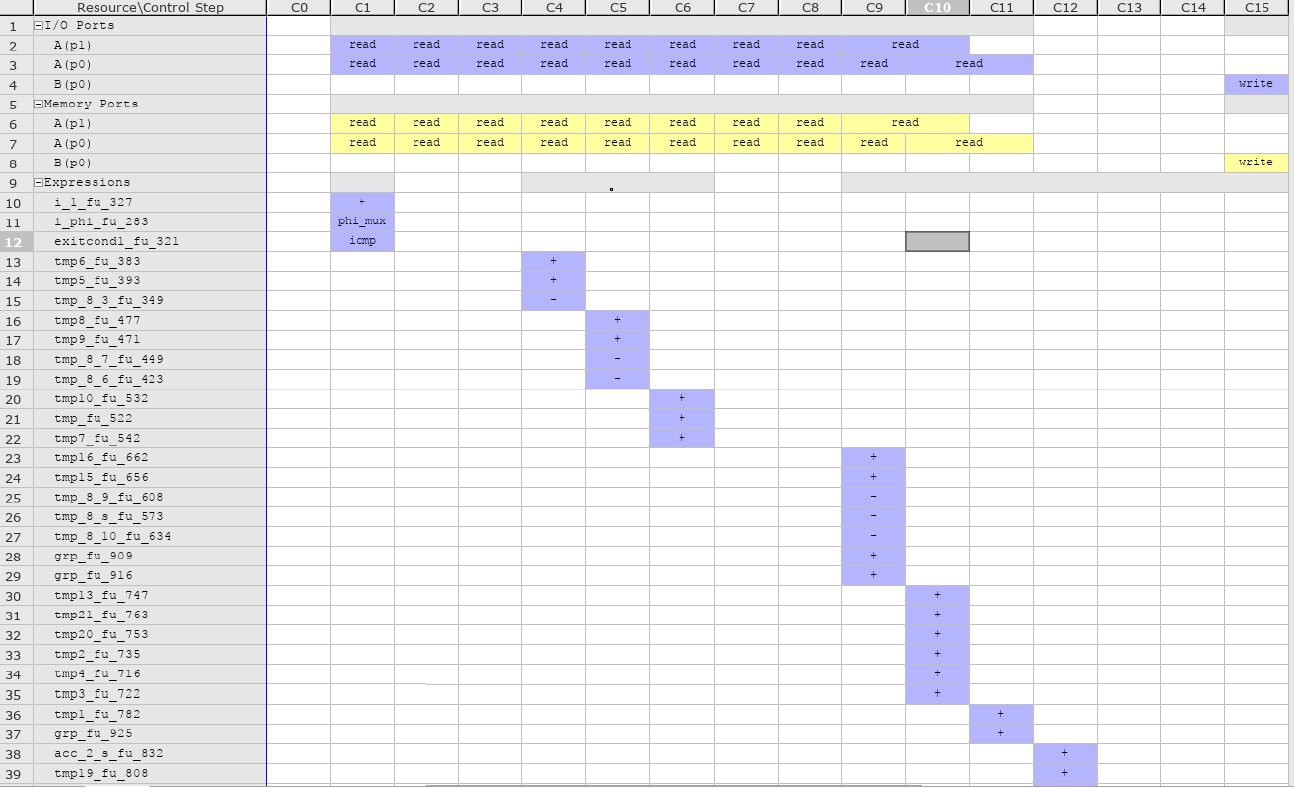
Профиль производительности имеет вид:



Данные планировщика просмотра имеет вид:



Данные обзора ресурсов имеет вид:



Представленное решение имеет лучшую оценочную производительность, за счёт разворачивания внутреннего цикла, несмотря на то, что не укладывается в отведённый временной интервал.

# 9. Вывод

Директива UNROLL позволяет «развернуть» цикл для получения конвейера, однако, чем больше «глубина» такого конвейера, тем больше количество затраченных ресурсов. Для управления глубиной конвейера используется параметр factor, что позволяет получить «золотую середину» между пропускной способностью и требуемыми ресурсами. Для объединения циклов и оптимизации проекта при написании кода стоит учитывать, что циклы лучше писать в виде PERFECT для максимальной оптимизации результата.